

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ**  
**Львівський національний університет імені Івана Франка**  
**Факультет прикладної математики та інформатики**  
**Кафедра програмування**

**Затверджено**

На засіданні кафедри програмування  
факультету прикладної математики та  
інформатики  
Львівського національного університету  
імені Івана Франка  
(протокол № 1 від 31 серпня 2020 р.)



Зав. кафедри к. ф.-м. н., доц. Ярошко С. А.

**Силабус з навчальної дисципліни**  
**«Архітектура обчислювальних систем та комп'ютерна**  
**схемотехніка»,**  
**що викладається в межах ОПІ (ОПН) першого (бакалаврського)**  
**рівня вищої освіти для здобувачів**  
**з спеціальності 122 Комп'ютерні науки**

Львів 2020 р.

<b>Назва дисципліни</b>	Архітектура обчислювальних систем та комп'ютерна схемотехніка
<b>Адреса викладання дисципліни</b>	Львівський національний університет імені Івана Франка, вул. Університетська 1, м. Львів, Україна, 79000
<b>Факультет та кафедра, за якою закріплена дисципліна</b>	Факультет прикладної математики та інформатики, кафедра програмування
<b>Галузь знань, шифр та назва спеціальності</b>	Галузь знань: 12 Інформаційні технології Спеціальність: 122 Комп'ютерні науки
<b>Викладачі дисципліни</b>	Рикалюк Роман Євстахович <sup>1</sup> , к. ф.-м. н, доцент, доцент кафедри програмування Заболоцький Тарас Миколайович <sup>2</sup> , д. е. н., доцент, професор кафедри програмування
<b>Контактна інформація викладачів</b>	<sup>1</sup> – Електронна пошта: rer@lnu.edu.ua, веб-сторінка: <a href="https://ami.lnu.edu.ua/employee/rykaliuk">https://ami.lnu.edu.ua/employee/rykaliuk</a> <sup>2</sup> – Електронна пошта: taras.zabolotskyu@lnu.edu.ua, веб-сторінка: <a href="https://ami.lnu.edu.ua/employee/zabolotskyj-t-m">https://ami.lnu.edu.ua/employee/zabolotskyj-t-m</a>
<b>Консультації з питань навчання по дисципліні відбуваються</b>	Консультації в день проведення практичних занять (за попередньою домовленістю та за умови проведення аудиторних занять). В іншому випадку можливі он-лайн консультації через Zoom чи MStTeams. Для погодження часу он-лайн консультацій слід писати на електронну пошту викладача або дзвонити.
<b>Сторінка курсу</b>	<a href="http://ami.lnu.edu.ua/course/arhitektura-obchyslyvalnyh-system-informatyka">http://ami.lnu.edu.ua/course/arhitektura-obchyslyvalnyh-system-informatyka</a>
<b>Інформація про дисципліну</b>	Курс розроблено таким чином, щоб надати учасникам необхідні знання, обов'язкові для раціонального використання сучасної обчислювальної техніки, кваліфікованої її технічної і системної підтримки, використання можливостей апаратної частини під час програмування. Тому у курсі представлено як огляд питань організації і функціонування сучасних комп'ютерів та їхніх основних складових частин та основних тенденції в архітектурі сучасних процесорів, так і основ програмування мовою асемблера.
<b>Коротка анотація дисципліни</b>	Дисципліна «Архітектура обчислювальних систем та комп'ютерна схемотехніка» є нормативною дисципліною зі спеціальності «Комп'ютерні науки» для освітньої програми «Комп'ютерні науки», яка викладається в другому семестрі в обсязі 4 кредитів (за Європейською Кредитно-Трансферною Системою ECTS).
<b>Мета та цілі дисципліни</b>	Метою вивчення нормативної дисципліни «Архітектура обчислювальних систем та комп'ютерна схемотехніка» є формування знань та вмінь, потрібних для раціонального використання сучасної обчислювальної техніки, кваліфікованої її технічної і системної підтримки, використання можливостей апаратної частини під час програмування
<b>Література для вивчення дисципліни</b>	<i>Основна література:</i> 1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Воробйова О.М. Основи схемотехніки: Навч. посібник. У 2-х ч. / О. М. Воробйова, В. Д. Іванченко. – Одеса: ОНАЗ ім. О.С. Попова, 2004. – Ч. 2. – 172 с. 3. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 4. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.

	<p>5. Харрис Д. М. Цифровая схемотехника и архитектура компьютера. – 2-е издание / Д. М. Харрис, С. Л. Харрис. – New York : Morgan Kaufman, 2013. – 1662 с.</p> <p><i>Додаткова література</i></p> <p>1. Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн. центр Львів. ун-ту, 2017. — 57 с.</p> <p>2. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. – Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.</p> <p>3. Аблязов Р. З. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с.</p> <p>4. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a></p> <p>5. Абрамов В. О. Архітектура електронно-обчислювальних машин: навчальний посібник. / В. О. Абрамов– К.: КМПУ імені Б.Д. Грінченка, 2007. – 84 с.</p> <p>6. Бройдо В. Л. Архитектура ЭВМ и систем: Учебник. / В. Л. Бройдо, О. П. Ильина. – СПб.: Питер, 2009. –720 с.</p> <p>7. Гук М. Аппаратные средства IBM PC. Энциклопедия 3-е изд / М. Гук. –СПб.: Питер, 2006. – 1072 с.</p> <p>8. Жмакин А. П. Архитектура ЭВМ: Учебник./ А. П. Жмакин – СПб.: ВНУ-Петербург, 2006. –320 с.</p> <p>9. Кравчук С. О. Основи комп'ютерної техніки: Навч. посібн. / С. О. Кравчук, В. О. Шонін. – К.: Каравела, 2008. – 344 с.</p> <p>10. Мельник А. О. Архітектура комп'ютера. / А. О. Мельник – Луцьк: Волинська обласна друкарня, 2008. – 470 с.</p>
<b>Обсяг курсу</b>	<b>64</b> години аудиторних занять. З них 32 години лекцій, 32 години лабораторних робіт та 56 години самостійної роботи
<b>Очікувані результати навчання</b>	Після завершення цього курсу студент буде : <ul style="list-style-type: none"> <li>- Знати фундаментальні концепції та основні принципи функціонування мовних, інструментальних та апаратних засобів обчислювальних систем.</li> <li>- Вміти раціонально використовувати сучасні комп'ютери та периферійні засоби; розробляти програми на мові Assemblera та використовувати їх для системного програмування</li> </ul>
<b>Ключові слова</b>	Елементна база, апаратне забезпечення ЕОМ, процесор, машинна мова, пам'ять, мова асемблера.
<b>Формат курсу</b>	Очний
	Проведення лекцій, лабораторних робіт та консультації для кращого розуміння тем
<b>Теми</b>	<b>Змістовний модуль 1. Теоретичні основи функціонування ПЕОМ та апаратне забезпечення.</b> Тема 1. Поняття про інформацію. Системи числення. Форми представлення чисел в ЕОМ. Основи алгебри логіки. Тема 2. Поняття про елементну базу ЕОМ (тригер, суматор, регістр, зсувач, шифратор, дешифратор, лічильник, арифметико-логічний пристрій). Реалізація типових комбінаційних схем. Тема 3. Історія розвитку обчислювальних систем. Архітектура фон Неймана - основа цифрових обчислювальних машин.

	<p>Тема 4. Стан і перспективи розвитку елементної бази сучасних обчислювальних систем. Особливості мікроелектронної технології, її переваги. Обмеження на шляху збільшення продуктивності ЕОМ.</p> <p>Тема 5. Класифікація архітектур обчислювальних систем: за інтегральними ознаками; за взаємодією потоку команд і потоку даних; за функціональним призначенням; за способом організації команд.</p> <p>Тема 6. Апаратне забезпечення ПЕОМ (Системна плата та її компоненти, відеосистема, дискова підсистема, порти комп'ютера).</p> <p><b>Змістовний модуль 2. Загальні принципи побудови ПЕОМ, мова Асемблера</b></p> <p>Тема 7. Основи програмування мовою асемблер: система команд, операції введення-виводу, реалізація складних логічних структур мов програмування високого рівня мовою асемблер.</p> <p>Тема 8. Мікропроцесор Intel 8086(88). Машинна мова. Архітектура процесора. Регістри загального призначення. Індексні регістри та регістри-вказівники. Регістри сегменту. Шини мікропроцесора. Зв'язок з магистраллю. Переривання (внутрішні та зовнішні, масковані та немасковані).</p> <p>Тема 9. Режими адресації пам'яті та пристроїв вводу-виводу. Система переривань. Механізми звернення до підпрограм.</p> <p>Тема 10. Технологія просування даних. Трирівнева кеш-пам'ять команд та кеш-пам'ять даних. Динамічне передбачення розгалужень. Розширення і конвейеризації циклів шини даних. Підтримка мультипроцесора.</p> <p>Тема 11. Призначення та основні параметри запам'ятовуючих пристроїв. Структура пам'яті: регістрова пам'ять, кеш-пам'ять, основна (оперативна) пам'ять, енергонезалежна (постійна, напівпостійна) пам'ять, спеціалізована пам'ять, зовнішня пам'ять. Класифікація пам'яті за способом доступу до даних: адресна, послідовна, асоціативна.</p> <p>Тема 12. 64-розрядні процесори та ПЕОМ на базі багатоядерних процесорів. Особливості архітектури.</p>
<p><b>Підсумковий контроль, форма</b></p>	<p>Письмовий (у вигляді тестів) іспит в кінці семестру</p>
<p><b>Пререквізити</b></p>	<p>Для вивчення курсу студенти потребують базових знань з дисциплін: «Дискретна математика», «Програмування».</p>
<p><b>Навчальні методи та техніки, які будуть використовуватися під час викладання курсу</b></p>	<p>Лекції, презентація, практичні заняття у вигляді семінарів з мультимедійними презентаціями (в тому числі студентів); виконання домашніх завдань за варіантами, результатом яких є звіт в електронному або друкованому вигляді; самостійна робота з вивченням оприлюднених електронних матеріалів.</p>
<p><b>Необхідне обладнання</b></p>	<p>Для проведення лекцій: комп'ютер, проектор.</p> <p>Для проведення лабораторних та виконання завдань: комп'ютер, ОС Windows, ElectronicsWorkbench, Visual Studio, MS Word, Acrobat Reader, DJVU Reader.</p>
<p><b>Критерії оцінювання (окремо для кожного виду навчальної діяльності)</b></p>	<p>Оцінювання проводиться за 100-бальною шкалою. Бали нараховуються за наступним співвідношенням:</p> <ul style="list-style-type: none"> <li>• виконання домашніх завдань за варіантами : 30% семестрової оцінки; максимальна кількість балів 30</li> <li>• контрольні заміри (модулі): 20% семестрової оцінки; максимальна кількість балів 20</li> <li>• іспит/залік: 50% семестрової оцінки. Максимальна кількість балів 50</li> </ul> <p>Підсумкова максимальна кількість балів 100</p>

	<p>Очікується, що студенти виконають 12 письмових робіт у вигляді звітів. Очікується, що роботи студентів будуть їх оригінальними дослідженнями чи міркуваннями. Відсутність посилань на використані джерела, фабрикування джерел, списування, втручання в роботу інших студентів становлять, але не обмежують, приклади можливої академічної недоброчесності. Виявлення ознак академічної недоброчесності в письмовій роботі студента є підставою для її незарахування, незалежно від масштабів плагіату чи обману.</p> <p><b>Відвідання занять</b> є важливою складовою навчання. Очікується, що всі студенти відвідають усі лекції і практичні заняття курсу. Студенти мають інформувати викладача про неможливість відвідати заняття. У будь-якому випадку студенти зобов'язані дотримуватися усіх строків визначених для виконання усіх видів письмових робіт, передбачених курсом. При відсутності студента на лабораторному занятті без поважної причини, на наступному занятті відбувається захист звіту пропущеного заняття.</p> <p>Уся література, яку студенти не зможуть знайти самостійно, буде надана викладачем виключно в освітніх цілях без права її передачі третім особам. Студенти заохочуються до використання також й іншої літератури та джерел, яких немає серед рекомендованих.</p> <p><b>Політика виставлення балів.</b> Враховуються бали набрані на поточному тестуванні, самостійній роботі та бали підсумкового тестування. При цьому обов'язково враховуються присутність на заняттях та активність студента під час практичного заняття; недопустимість пропусків та запізнь на заняття; користування мобільним телефоном, планшетом чи іншими мобільними пристроями під час заняття в цілях не пов'язаних з навчанням; списування та плагіат; несвоєчасне виконання поставленого завдання і т. ін.</p> <p>Жодні форми порушення академічної доброчесності не толеруються.</p>
<p><b>Питання до заліку чи екзамену.</b></p>	<ol style="list-style-type: none"> <li>1. Короткий історичний огляд розвитку обчислювальної техніки. Приклади електронних машин.</li> <li>2. Принцип функціонування механічних машин. Приклади машин.</li> <li>3. Елементна база електронних машин. Приклади електронних машин.</li> <li>4. Яка відмінність у термінах ЕОМ і ПК?</li> <li>5. Назвіть принципи фон Неймана.</li> <li>6. Яка залежність продуктивності ЕОМ від кількості процесорів?</li> <li>7. Назвіть основні характеристики ЕОМ різних поколінь.</li> <li>8. Які існують обмеження на шляху збільшення продуктивності ЕОМ.</li> <li>9. Поняття про інформацію. Системи числення</li> <li>10. Як поміряти інформацію? Дайте означення біта.</li> <li>11. Загальні принципи побудови ЕОМ.</li> <li>12. Назвіть три головні функції алгебри логіки. Подайте алгебричне та графічне представлення.</li> <li>13. Запишіть закони інверсії.</li> <li>14. Побудуйте таблицю істинності для стрілки Пірса та елемента Шеффера.</li> <li>15. Для чого використовують шифратори та дешифратори? Наведіть схему шифратора на 4 входи.</li> <li>16. Що таке суматор і які типи суматорів Ви знаєте?</li> <li>17. Опишіть роботу напівсуматора.</li> <li>18. Зобразіть схему повного суматора з послідовним переносом.</li> </ol>

19. Що таке тригер і які типи тригерів Ви знаєте?
20. Які стани дозволені, а які заборонені у RS-тригері? Обґрунтуйте свої міркування.
21. Наведіть приклад побудови D-тригера.
22. Наведіть приклад побудови JK –тригера.
23. Наведіть приклад побудови T-тригера.
24. Поняття про елементну базу ЕОМ( регістр)
25. Які функції регістрів і які типи регістрів використовують у побудові ЕОМ?
26. Поняття про елементну базу ЕОМ . Двійковий лічильник.
27. Як побудувати десятковий лічильник?
28. Класифікація архітектур обчислювальних систем за взаємодією ЦП, ОЗУ, ПП;
29. Класифікація архітектур обчислювальних систем за взаємодією потоку команд і потоку даних.
30. Як класифікують обчислювальні системи за функціональним призначенням?
31. Як реалізують тип взаємодії потоку команд і потоку даних ОКБД?
32. Де найчастіше реалізують тип взаємодії потоку команд і потоку даних ОКБД?
33. Як класифікують комп'ютери за способом виконання команд?
34. Наведіть приклади мас-процесорних систем.
35. Форми представлення чисел в ЕОМ.
36. Яка відмінність між запакованим і розпакованим форматом чисел?
37. Типи даних в ПЕОМ. Формати даних цілочислені.
38. Якими типами даних оперує мікропроцесор?
39. Як представляють числа з плаваючою комою у ПЕОМ?
40. Типи даних у 64-розрядних процесорах.
41. Загальні принципи побудови мікро-ЕОМ та ПЕОМ
42. Які компоненти містить системний блок ПК?
43. Типи шин мікропроцесора. Зв'язок з магістраллю
44. Що означає термін « системна магістраль»
45. Що таке командний цикл і як він пов'язаний з тактовою частотою процесора?
46. Що називаємо виконавчою адресою?
47. Скільки і які компоненти використовують для формування виконавчої адреси у 16-розрядних процесорах?
48. Скільки і які компоненти використовують для формування виконавчої адреси у 32-розрядних процесорах?
49. Назвіть компоненти логічної адреси?
50. Назвіть режими адресування 16-розрядного процесора фірми Intel.
51. Назвіть режими адресування 32-розрядного процесора фірми Intel.
52. З яких компонент складається пристрій опрацювання 16-розрядного процесора і які функції він виконує?
53. У який спосіб процесор опрацьовує рядки даних?
54. Скільки є типів сегментів оперативної пам'яті і яких?
55. Максимальний розмір сегмента? І в якому режимі?
56. Які мінімальні та максимальні розміри сторінки і сегмента 32-розрядного процесора?

57. Скільки рівнів захисту має 32-розрядний процесор?
58. Яка відмінність між скалярним і суперскалярним процесором?
59. Назвіть головні стадії конвеєрів U та V мікропроцесора типу Pentium.
60. Який розмір віртуальної пам'яті можливий для використання програмістом у 32-розрядному процесорі?
61. Який розмір віртуальної пам'яті підтримують сучасні операційні системи у 32-розрядному та 64-розрядному процесорах?
62. Що таке дескриптор?
63. Для чого слугують біти D і P дескриптора?
64. Який сегментний реєстр за замовчанням використовується при посиланнях на дані, що знаходяться в стеці?
65. Де зберігається селектор і що це таке?
66. Який біт дескриптора і у який стан (0 чи 1) його потрібно задати, щоб сегмент був системним?
67. У чому полягає суть терміну «арифметика з насиченням»?
68. З якою метою у процесорі запроваджено розширення MMX?
69. З якою метою у процесорі запроваджено розширення SSE?
70. Яка відмінність між перериваннями внутрішніми і зовнішніми?
71. Які типи адресних просторів Ви знаєте?
72. Що означає віртуальний 8086-режим роботи 32-розрядного процесора?
73. Які біти і у яких реєстрах відповідають за вмикання сторінкового режиму доступу до пам'яті?
74. Як працює механізм посторінкової організації пам'яті?
75. Чи підтримує 32-розрядний процесор одночасну роботу зі сторінками і сегментами?
76. Як обчислюється фізична адреса при наявності сторінкового поділу?
77. Для чого потрібен біт позначки "сторінка знаходиться в пам'яті"?
78. Розмір операнда в реальному режимі?
79. Що означає термін «зондовий режим»?
80. За якими адресами (молодшими чи старшими) зберігається байт молодшого порядку у подвійному слові?
81. Що означає увімкнення 14-го біта реєстра ознак (вкладення задач) в «1»?
82. Які головні відмінності між 32 та 16-розрядними мікропроцесорами?
83. Які категорії реєстрів доступні програмісту у 32-розрядному процесорі?
84. Для чого потрібен реєстр TR?
85. Скільки 8-бітових портів може мати 32-розрядний процесор?
86. Скільки 16-бітових портів може мати 32-розрядний процесор?
87. Яка відмінність між перериванням і винятком?
88. З якою метою переривання поділяють за пріоритетами?
89. Які реєстри зберігаються у стеку перед опрацюванням переривання?
90. Що являє собою таблиця векторів переривань в захищеному режимі? Як вона називається?
91. Для чого потрібні GDT і LDT? Де зберігаються покажчики на їх поточні значення?
92. Як можна змінити рівень привілеїв?

	<p>93. Скільки і які компоненти використовують для формування логічної адреси у 32-розрядному процесорі?</p> <p>94. У який спосіб 32-розрядний процесор забезпечує 64 Тбайти пам'яті на задачу?</p> <p>95. Як влаштована кеш-пам'ять процесора?</p> <p>96. Як реалізовано трирівневий кеш у процесорах Intel ?</p> <p>97. Яка відмінність між прямим та асоціативним типами КЕШ-пам'яті?</p> <p>98. Як реалізовано набірно-асоціативний тип КЕШ-пам'яті?</p> <p>99. Який тип адреси визначає положення даних у кеш-пам'яті?</p> <p>100. Як працює механізм LRU?</p> <p>101. З якого процесора розпочинається шосте покоління процесорів?</p> <p>102. У чому полягає суть мікроархітектури NetBurst?</p> <p>103. Які мінімальні та максимальні розміри сторінки і сегмента 32-розрядного процесора?</p> <p>104. Який розмір пам'яті введення/виведення і за допомогою яких команд реалізовано ввід/вивід у процесорах Intel?</p> <p>105. Який біт дескриптора і у який стан (0 чи 1) його потрібно задати, щоб дескриптор був системним?</p> <p>106. Якого розміру сторінка може бути у процесорі Pentium?</p> <p>107. Які головні відмінності між 32 та 64-розрядними мікропроцесорами ?</p> <p>108. Які процесори використовують для побудови комп'ютерних комплексів на базі Apple Macintosh?</p> <p>109. Назвіть головні характеристики архітектури AMD64.</p> <p>110. Назвіть головні відмінності між архітектурами AMD64 та Intel 64.</p> <p>111. Назвіть як повно підтримують архітектуру x86-64 різні операційні системи та релізи.</p> <p>112. Симетричні багатоядерні системи</p> <p>113. Неоднорідні багатоядерні системи.</p> <p>114. Кластерні вирішення проблем багатопроцесорності.</p> <p>115. У чому суть архітектури Nehalem?</p> <p>116. У чому полягає головна відмінність між процесорами Intel Core і Intel Core 2?</p> <p>117. Що головне вирізняє процесорні мікроархітектури Sandy Bridge, Ivy Bridge, Haswell, Broadwell, Skylake?</p>
<b>Опитування</b>	Анкету-оцінку з метою оцінювання якості курсу буде надано по завершенню курсу.

Тиж.	Тема, план, короткі тези	Форма діяльності (заняття)* *лекція, самостійна, дискусія, групова робота)	Література.*** Ресурси в інтернеті	За вданя, год	Термін виконання
1	Поняття про інформацію. Системи числення. Форми представлення	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с.	2	

	чисел в ЕОМ. Основи алгебри логіки.		2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.		
1	Елементна база ЕОМ різних поколінь.	лабораторна робота	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	Наступне лабораторне заняття
2-3	Поняття про елементну базу ЕОМ (тригер, суматор, регістр, зсувач, шифратор, дешифратор, лічильник, арифметико-логічний пристрій). Реалізація типових комбінаційних схем.	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Воробйова О.М. Основи схемотехніки: Навч. посібник. У 2-х ч. / О. М. Воробйова, В. Д. Іванченко. – Одеса: ОНАЗ ім. О.С. Попова, 2004. – Ч. 2. – 172 с. 3. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 4. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с. 5. Харрис Д. М. Цифровая схемотехника и архитектура компьютера. – 2-е издание / Д. М. Харрис, С. Л. Харрис. – New York : Morgan Kaufman, 2013. – 1662 с.	4	
2	Ознайомлення з пакетом для симуляції роботи логічних схем "Electronic WorkBench"	лабораторна робота	Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн.	2	Наступне лабораторне заняття

			центр Львів. ун-ту, 2017. — 57 с.		
3	Дослідження роботи простих логічних схем. Побудова таблиці істинності.	лабораторна робота	Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн. центр Львів. ун-ту, 2017. — 57 с.	2	Наступне лабораторне заняття
4	Історія розвитку обчислювальних систем. Архітектура фон Неймана - основа цифрових обчислювальних машин.	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк –Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	
4	Дослідження роботи шифратора і дешифратора.	лабораторна робота	1. Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн. центр Львів. ун-ту, 2017. — 57 с. 2. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	Наступне лабораторне заняття
5	Стан і перспективи розвитку елементної бази сучасних обчислювальних систем. Особливості мікроелектронної технології, її переваги. Обмеження на шляху збільшення	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк –Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э.	2	

	продуктивності ЕОМ.		Таненбаум – СПб.: Питер, 2007. —844 с.		
5	Дослідження роботи тригерних схем.	лабораторна робота	1. Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн. центр Львів. ун-ту, 2017. — 57 с. 2. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	Наступне лабораторне заняття
6	Класифікація архітектур обчислювальних систем: за інтегральними ознаками; за взаємодією потоку команд і потоку даних; за функціональним призначенням; за способом організації команд.	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк –Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	
6	Дослідження роботи регістрових схем.	лабораторна робота	1. Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн. центр Львів. ун-ту, 2017. — 57 с. 2. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	Наступне лабораторне заняття
7-8	Апаратне забезпечення ПЕОМ (Системна	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є.	4	

	плата та її компоненти, відеосистема, дискова підсистема, порти комп'ютера).		Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.		
7	Дослідження роботи суматорів.	лабораторна робота	1. Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1 / Р. Є.Рикалюк. – Львів: Видавн. центр Львів. ун-ту, 2017. — 57 с. 2. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч.посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	Наступне лабораторне заняття
8	Модульна контрольна робота № 1	лабораторна робота		2	
9-10	Основи програмування мовою асемблер: система команд, операції введення-виводу, реалізація складних логічних структур мов програмування високого рівня мовою асемблер.	лекція	1. Аблязов Р. З. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с. 2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a>	4	
9	Представлення даних у пам'яті комп'ютера, організація уведення/виведення інформації	лабораторна робота	1. Аблязов Р. З. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с. 2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a>	2	Наступне лабораторне заняття

			3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. – Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.		
10	Обчислення простих виразів для цілочислового процесора	лабораторна робота	1. Аблязов Р. З. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с. 2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a> 3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. – Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.	2	Наступне лабораторне заняття
11	Мікропроцесор Intel 8086(88). Машинна мова. Архітектура процесора. Регістри загального призначення. Індексні регістри та регістри-вказівники. Регістри сегменту. Шини мікропроцесора. Зв'язок з магістраллю. Переривання (внутрішні та зовнішні, масковані та немасковані).	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	2	
11	Команди умовного та безумовного передавання керування, команди циклу	лабораторна робота	1. Аблязов Р. З. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с.	2	Наступне лабораторне заняття

			<p>2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a></p> <p>3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. – Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.</p>		
12	Режими адресації пам'яті та пристроїв вводу-виводу. Система переривань. Механізми звернення до підпрограм.	лекція	<p>1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с.</p> <p>2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с.</p> <p>3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.</p>	2	
12	Логічні команди, команди зсування	лабораторна робота	<p>1. Аблязов Р. 3. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с.</p> <p>2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a></p> <p>3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. – Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.</p>	2	Наступне лабораторне заняття
13	Технологія просування даних. Трирівнева кеш-пам'ять команд та кеш-пам'ять даних.	лекція	<p>1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с.</p>	2	

	Динамічне передбачення розгалужень. Розширення і конвейеризації циклів шини даних. Підтримка мультипроцесора.		2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.		
13	Масиви з індексуванням, стек	лабораторна робота	1. Аблязов Р. З. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с. 2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a> 3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. – Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.	2	Наступне лабораторне заняття
14-15	Призначення та основні параметри запам'ятовуючих пристроїв. Структура пам'яті: регістрова пам'ять, кеш-пам'ять, основна (оперативна) пам'ять, енергонезалежна (постійна, напівпостійна) пам'ять, спеціалізована пам'ять, зовнішня пам'ять. Класифікація пам'яті за способом доступу до даних: адресна, послідовна, асоціативна.	лекція	1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. – К.: Каравела, 2006. – 304 с. 2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк – Львів: ЛНУ ім. І. Франка, 2002. - ??? с. 3. Таненбаум Э. Архитектура компьютера. –5-е изд. / Э. Таненбаум – СПб.: Питер, 2007. —844 с.	4	

14	Побудова циклів для не індексованих даних.	лабораторна робота	<p>1. Аблязов Р. 3. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с.</p> <p>2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a></p> <p>3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. — Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.</p>	2	Наступне лабораторне заняття
15	Програмування співпроцесора	лабораторна робота	<p>1. Аблязов Р. 3. Программирование на ассемблере на платформе x86-64. — М. : ДМК Пресс, 2011. — 304 с.</p> <p>2. Bartlett J. Programming from the Ground Up. — <a href="http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html">http://www.freebookcentre.net/ComputerScience-Books-Download/Programming-from-the-Ground-Up-(J.-Bartlett).html</a></p> <p>3. Рикалюк Р.Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2 / Р. Є. Рикалюк, Л. Б. Галамага, Р. Г. Селіверстов. — Львів: Видавн. центр Львів. ун-ту, 2017. — 33 с.</p>	2	Наступне лабораторне заняття
16	64-розрядні процесори та ПЕОМ на базі багатоядерних процесорів. Особливості архітектури	лекція	<p>1. Злобін Г.Г. Архітектура та апаратне забезпечення ПЕОМ: Навч. посіб. / Г. Г. Злобін, Р.Є. Рикалюк. — К.: Каравела, 2006. — 304 с.</p> <p>2. Рикалюк Р.Є. Архітектура комп'ютерів. Текст лекцій / Р.Є. Рикалюк — Львів: ЛНУ ім. І. Франка, 2002. - ??? с.</p> <p>3. Таненбаум Э. Архитектура компьютера. —5-е изд. / Э. Таненбаум — СПб.: Питер, 2007. —844 с.</p>	2	

16	Модульна контрольна робота № 2	лабораторна робота		2	
----	--------------------------------------	-----------------------	--	---	--