МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Львівський національний університет імені Івана Франка
Факультет прикладної математики та інформатики
Кафедра програмування

Затверджено
На засіданні кафедри програмування факультету прикладної математики та інформатики
Львівського національного університету імені Івана Франка
(протокол № 1 від 29 серпня 2024 р.)

Завідувач кафедри Сергій ЯРОШКО

Силабус з навчальної дисципліни «Архітектура комп'ютерних систем», що викладається в межах ОПП "Системний аналіз і управління. Інтелектуальний аналіз даних" першого (бакалаврського) рівня вищої освіти для здобувачів з спеціальності 124 – системний аналіз

Львів 2024 р.

Назва дисципліни	Архітектура комп'ютерних систем
Адреса викладання дисципліни	Львівський національний університет імені Івана Франка, вул. Університетська 1, м. Львів, Україна, 79000
Факультет та кафедра, за якою закріплена дисципліна	Факультет прикладної математики та інформатики, кафедра програмування
Галузь знань, шифр та назва спеціальності	Галузь знань: 12 Інформаційні технології Спеціальність: 124 Системний аналіз
Викладачі дисципліни	Заболоцький Тарас Миколайович, д. е. н., професор, професор кафедри програмування
Контактна інформація викладачів	Електронна пошта: taras.zabolotskyy@lnu.edu.ua, веб-сторінка: https://ami.lnu.edu.ua/employee/zabolotskyj-t-m
Консультації з питань навчання по дисципліні відбуваються	Консультації в день проведення практичних занять (за попередньою домовленістю та за умови проведення аудиторних занять). В іншому випадку можливі он-лайн консультації через Zoom чи MSTeams. Для погодження часу он-лайн консультацій слід писати на електронну пошту викладача або дзвонити.
Сторінка курсу	http://ami.lnu.edu.ua/course/architecture-of-computer-systems-informatics-system-analysis
Інформація про дисципліну	Дисципліна «Архітектура комп'ютерних систем» є нормативною дисципліною зі спеціальності «Системний аналіз» для освітньої програми «Системний аналіз і управління. Інтелектуальний аналіз даних», яка викладається в третьому семестрі в обсязі 3 кредитів (за Європейською Кредитно-Трансферною Системою ECTS).
Коротка анотація дисципліни	Курс розроблено таким чином, щоб надати учасникам необхідні знання, обов'язкові для раціонального використання сучасної обчислювальної техніки, кваліфікованої її технічної і системної підтримки, використання можливостей апаратної частини під час програмування. Тому у курсі представлено як огляд питань організації і функціонування сучасних комп'ютерів та їхніх основних складових частин та основних тенденції в архітектурі сучасних процесорів, так і основ програмування мовою асемблера.
Мета та цілі дисципліни	Метою вивчення нормативної дисципліни «Архітектура комп'ютерних систем» є формування знань та вмінь, потрібних для раціонального використання сучасної обчислювальної техніки, кваліфікованої її технічної і системної підтримки, використання можливостей апаратної частини під час програмування
Література для вивчення дисципліни	*Основна література:* 1. Злобін Г.Г. Рикалюк Р.Є. Архітектура та апаратне забезпечення ПЕОМ: навч.посіб. Київ : Каравела, 2006. 304 с. 2. Воробйова О.М. Іванченко В. Д. Основи схемотехніки: навч. посібник, ч. 2. Одеса : ОНАЗ ім. О.С. Попова, 2004. 172 с. 3. Comer D. Essentials of computer architecture. Boca Raton : Chapman and Hall/CRC, 2017. 511 p. 4. Ledin J. Modern computer architecture and organization. Birmingham : Packt Publishing, 2020, 560 p. 5. Dumas II J. D. Computer architecture: fundamentals and principles of computer design. Boca Raton : Chapman and Hall/CRC, 2016. 462 p. *Додаткова література*

	1. Рикалюк Р. Є. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 1. Львів: Видавн. центр Львів. ун-ту, 2017. 57 с. 2. Рикалюк Р. Є. Заболоцький Т. М., Галамага Л. Б., Селіверстов Р. Г.. Лабораторний (симуляційний) практикум з курсу «Архітектура комп'ютерних систем». Ч. 2. Львів: Електронне видання ЛНУ, 2023. 33 с. 3. Bartlett J. Programming from the ground up. Bartlett Publishing, 2004. 332 p. 4. Абрамов В. О. Архітектура електронно-обчислювальних машин: навчальний посібник. / В. О. Абрамов– К.: КМПУ імені Б.Д. Грінченка, 2007. – 84 с. 5. Кравчук С. О. Основи комп'ютерної техніки: Навч. посібн. / С. О. Кравчук, В. О. Шонін. – К.: Каравела, 2008. – 344 с. 6. Мельник А. О. Архітектура комп'ютера. / А. О. Мельник – Луцьк: Волинська обласна друкарня, 2008. – 470 с. 7. Tutorial: Create a custom image of an Azure VM with the Azure CLI. https://learn.microsoft.com/en-us/azure/virtual-machines/linux/tutorial-custom-images%205 8. Introduction to Azure virtual machines https://learn.microsoft.com/en-us/training/modules/intro-to-azure-virtual-machines/
Обсяг курсу	**48** годин аудиторних занять. З них 32 години лекцій, 16 години лабораторних робіт та 42 години самостійної роботи
Очікувані результати навчання	Після завершення цього курсу студент буде : - Знати фундаментальні концепції та основні принципи функціонування мовних, інструментальних та апаратних засобів обчислювальних систем. - Вміти раціонально використовувати сучасні комп'ютери та периферійні засоби; розробляти програми на мові Assemblera та використовувати їх для системного програмування
Компетентності	*Інтегральна*: Здатність розв'язувати складні задачі та практичні проблеми системного аналізу у професійній діяльності або у процесі навчання, що передбачає проведення досліджень із застосуванням теорії та методів системного аналізу, які характеризуються невизначеністю умов і вимог. *Загальні (ЗК):* К01. Здатність до абстрактного мислення, аналізу та синтезу К02. Здатність застосовувати знання у практичних ситуаціях К11. Здатність генерувати нові ідеї (креативність) *Спеціальні (фахові, предметні) компетентності (СК):* К22. Здатність до комп'ютерної реалізації математичних моделей реальних систем і процесів; проектувати, застосовувати і супроводжувати програмні засоби моделювання, прийняття рішень, оптимізації, обробки інформації, інтелектуального аналізу даних. К23. Здатність використовувати сучасні інформаційні технології для комп'ютерної реалізації математичних моделей та прогнозування поведінки конкретних систем а саме: об'єктно-орієнтований підхід при проектуванні складних систем різної природи, прикладні математичні пакети, застосування баз даних і знань. К24. Здатність організовувати роботу з аналізу та проектування складних систем, створення відповідних інформаційних технологій та програмного забезпечення.
Програмні результати навчання	ПР10. Знати архітектуру сучасних обчислювальних систем і комп'ютерних мереж. ПР13. Проектувати, реалізовувати, тестувати, впроваджувати, супроводжувати, експлуатувати програмні засоби роботи з даними і знаннями в комп'ютерних системах і мережах.

Ключові слова	Елементна база, апаратне забезпечення ЕОМ, процесор, машинна мова, пам'ять, мова асемблера.
Формат курсу	Очний
	Проведення лекцій, лабораторних робіт та консультації для кращого розуміння тем
Теми	Теми курсу наведено в схемі курсу нижче.
Підсумковий контроль, форма	Письмовий (у вигляді тестів) іспит в кінці семестру
Пререквізити	Для вивчення курсу студенти потребують базових знань з дисциплін: «Дискретна математика», «Програмування».
Навчальні методи та техніки, які будуть використовуватися під час викладання курсу	Лекції, презентація, практичні заняття у вигляді семінарів з мультимедійними презентаціями (в тому числі студентів); виконання домашніх завдань за варіантами, результатом яких є звіт в електронному або друкованому вигляді; самостійна робота з вивченням оприлюднених електронних матеріалів.
Необхідне обладнання	Для проведення лекцій: комп'ютер, проектор. Для проведення лабораторних та виконання завдань: комп'ютер, ОС Windows, ElectronicsWorkbench, Visual Studio, MS Word, Acrobat Reader, DJVU Reader.
Критерії оцінювання (окремо для кожного виду навчальної діяльності)	Оцінювання проводиться за 100-бальною шкалою.

Оцінка за шкалою ECTS		**Оцінка в балах**	**Екзамен**	
A	Відмінно	90-100	Відмінно	5
B	Дуже добре	81-89	Добре	4
C	Добре	71-80		
D	Задовільно	61-70	Задовільно	3
E	Достатньо	51-60		
F (FX)	Незадовільно	0-50	Незадовільно	2

Бали нараховуються за наступним співвідношенням:

• протягом семестру – виконання індивідуальних завдань за варіантами: 8 індивідуальних завдань (максимальна кількість балів за кожне 6,25). Максимальна кількість балів – 50. На протязі семестру необхідно виконати усі завдання. Для кожного завдання встановлено терміни здачі. Роботи, які здаються із порушенням термінів без поважних причин, оцінюються на нижчу оцінку. Запізнення до 7 днів –50%, від 8 до 14 днів – 75 %, більше 14 днів – 90%.

Критерії оцінювання індивідуальних завдань

Кількість балів	**Критерій оцінювання**
6,25	студент повністю виконав умови завдання, алгоритми реалізовано правильно, при захисті роботи відповідає на всі запитання, пов'язані з тематикою завдання, проводить чіткий аналіз, порівняння та інтерпретацію отриманих результатів, пропонує інші підходи до вирішення поставленого завдання;

5-6	студент повністю виконав умови завдання, алгоритми реалізовано правильно, на деякі запитання, пов'язані з тематикою завдання відповідає з незначними неточностями, проводить аналіз, порівняння та інтерпретацію отриманих результатів з незначними неточностями;	
3-4	студент виконав завдання з незначними помилками, проте самостійно їх виправляє та може пояснити, якщо на них вкаже викладач, на деякі запитання, пов'язані з тематикою завдання, відповідає з неточностями, проводить аналіз, порівняння та інтерпретацію отриманих результатів з неточностями;	
2-3	студент виконав завдання частково, алгоритми реалізовано з помилками, які частково може виправити, якщо на них вкаже викладач, на запитання відповідає з помилками, проводить аналіз, порівняння та інтерпретацію отриманих результатів з помилками;	
1-2	студент виконав завдання частково, алгоритм реалізовано з помилками, які самостійно не може виправити, переважно не відповідає на запитання, не здатний провести аналіз, порівняння та інтерпретацію отриманих результатів;	
0	студент не володіє навчальним матеріалом і не виконав завдання	

• в кінці семестру – іспит: форма іспиту – тестування. Максимальна кількість балів 50. На іспиті студенту пропонується виконати 20 тестових завдань, кожне з яких оцінюється 2,5 балами (відповідь правильна) чи 0 балів (відповідь неправильна). На виконання завдань виділяється 20 хвилин.

Підсумкова максимальна кількість балів 100

Очікується, що студенти виконають 8 письмових робіт у вигляді звітів. Очікується, що роботи студентів будуть їх оригінальними дослідженнями чи міркуваннями. Відсутність посилань на використані джерела, фабрикування джерел, списування, втручання в роботу інших студентів становлять, але не обмежують, приклади можливої академічної недоброчесності. Виявлення ознак академічної недоброчесності в письмовій роботі студента є підставою для її незарахуванння, незалежно від масштабів плагіату чи обману.

Відвідання занять є важливою складовою навчання. Очікується, що всі студенти відвідають усі лекції і лабораторні заняття курсу. Студенти мають інформувати викладача про неможливість відвідати заняття. У будь-якому випадку студенти зобов'язані дотримуватися усіх строків визначених для виконання усіх видів письмових робіт, передбачених курсом. При відсутності студента на лабораторному занятті без поважної причини, на наступному занятті відбувається захист індивідуальних завдань за темою пропущеного заняття.

Уся література, яку студенти не зможуть знайти самостійно, буде надана викладачем виключно в освітніх цілях без права її передачі третім особам. Студенти заохочуються до використання також й іншої літератури та джерел, яких немає серед рекомендованих.

Політика виставлення балів. Враховуються бали набрані за індивідуальні завдання та бали підсумкового тестування. При цьому обов'язково враховуються присутність на заняттях та активність студента під час лабораторного заняття; недопустимість пропусків та запізнень на заняття; користування мобільним телефоном, планшетом чи іншими мобільними пристроями під час заняття в цілях

	не пов'язаних з навчанням; списування та плагіат; несвоєчасне виконання поставленого завдання і т. ін. Жодні форми порушення академічної доброчесності не толеруються.
Питання до екзамену.	1. Короткий історичний огляд розвитку обчислювальної техніки. Приклади електронних машин. 2. Принцип функціонування механічних машин. Приклади машин. 3. Елементна база електронних машин. Приклади електронних машин. 4. Яка відмінність у термінах ЕОМ і ПК? 5. Назвіть принципи фон Неймана. 6. Яка залежність продуктивності ЕОМ від кількості процесорів? 7. Назвіть основні характеристики ЕОМ різних поколінь. 8. Які існують обмеження на шляху збільшення продуктивності ЕОМ. 9. Поняття про інформацію. Системи числення 10. Як поміряти інформацію? Дайте означення біта. 11. Загальні принципи побудови ЕОМ. 12. Назвіть три головні функції алгебри логіки. Подайте алгебричне та графічне представлення. 13. Запишіть закони інверсії. 14. Побудуйте таблицю істинності для стрілки Пірса та елемента Шеффера. 15. Для чого використовують шифратори та дешифратори? Наведіть схему шифратора на 4 входи. 16. Що таке суматор і які типи суматорів Ви знаєте? 17. Опишіть роботу напівсуматора. 18. Зобразіть схему повного суматора з послідовним переносом. 19. Що таке тригер і які типи тригерів Ви знаєте? 20. Які стани дозволені, а які заборонені у *RS*-тригері? Обгрунтуйте свої міркування. 21. Наведіть приклад побудови D-тригера. 22. Наведіть приклад побудови JK –тригера. 23. Наведіть приклад побудови T-тригера. 24. Поняття про елементну базу ЕОМ(регістр) 25. Які функції регістрів і які типи регістрів використовують у побудові ЕОМ? 26. Поняття про елементну базу ЕОМ . Двійковий лічильник. 27. Як побудувати десятковий лічильник? 28. Класифікація архітектур обчислювальних систем за взаємодією ЦП, ОЗУ, ПП; 29. Класифікація архітектур обчислювальних систем за взаємодією потоку команд і потоку даних. 30. Як класифікують обчислювальні системи за функціональним призначенням? 31. Як реалізують тип взаємодії потоку команд і потоку даних ОКБД? 32. Де найчастіше реалізують тип взаємодії потоку команд і потоку даних ОКБД? 33. Як класифікують комп'ютери за способом виконання команд? 34. Наведіть приклади масс-процесорних систем. 35. Форми представлення чисел в ЕОМ. 36. Яка відмінність між запакованим і розпакованим форматом чисел? 37. Типи даних в ПЕОМ. Формати даних цілочислені.

	38. Якими типами даних оперує мікропроцесор? 39. Як представляють числа з плаваючою комою у ПЕОМ? 40. Типи даних у 64-розрядних процесорах. 41. Загальні принципи побудови мікро-ЕОМ та ПЕОМ 42. Які компоненти містить системний блок ПК? 43. Типи шин мікропроцесора. Зв'язок з магістраллю 44. Що означає термін « системна магістраль» 45. Що таке командний цикл і як він пов'язаний з тактовою частотою процесора? 46. Що називаємо виконавчою адресою? 47. Скільки і які компоненти використовують для формування виконавчої адреси у 16-розрядних процесорах? 48. Скільки і які компоненти використовують для формування виконавчої адреси у 32-розрядних процесорах? 49. Назвіть компоненти логічної адреси? 50. Назвіть режими адресування 16-розрядного процесора фірми Intel. 51. Назвіть режими адресування 32-розрядного процесора фірми Intel. 52. З яких компонент складається пристрій опрацювання 16-розрядного процесора і які функції він виконує? 53. У який спосіб процесор опрацьовує рядки даних? 54. Скільки є типів сегментів оперативної пам'яті і яких? 55. Максимальний розмір сегмента? І в якому режимі? 56. Які мінімальні та максимальні розміри сторінки і сегмента 32-розрядного процесора? 57. Скільки рівнів захисту має 32-розрядний процесор? 58. Яка відмінність між скалярним і суперскалярним процесором? 59. Назвіть головні стадії конвеєрів U та V мікропроцесора типу Pentium. 60. Який розмір віртуальної пам'яті можливий для використання програмістом у 32-розрядному процесорі? 61. Який розмір віртуальної пам'яті підтримують сучасні операційні системи у 32-розрядному та 64-розрядному процесорах? 62. Що таке дескриптор? 63. Для чого слугують біти D і P дескриптора? 64. Який сегментний регістр за замовчанням використовується при посиланнях на дані, що знаходяться в стеці? 65. Де зберігається селектор і що це таке? 66. Який біт дескриптора і у який стан (0 чи 1) його потрібно задати, щоб сегмент був системним? 67. У чому полягає суть терміну «арифметика з насиченням» ? 68. З якою метою у процесорі запроваджено розширення MMX? 69. З якою метою у процесорі запроваджено розширення SSE? 70. Яка відмінність між перериваннями внутрішніми і зовнішніми? 71. Які типи адресних просторів Ви знаєте? 72. Що означає віртуальний 8086-режим роботи 32-розрядного процесора? 73. Які біти і у яких регістрах відповідають за вмикання сторінкового режиму доступу до пам'яті? 74. Як працює механізм посторінкової організації пам'яті? 75. Чи підтримує 32-розрядний процесор одночасну роботу зі сторінками і сегментами?

	76. Як обчислюється фізична адреса при наявності сторінкового поділу? 77. Для чого потрібен біт позначки "сторінка знаходиться в пам'яті"? 78. Розмір операнда в реальному режимі? 79. Що означає термін «зондовий режим»? 80. За якими адресами (молодшими чи старшими) зберігається байт молодшого порядку у подвійному слові? 81. Що означає увімкнення 14–го біта регістра ознак (вкладення задач) в «1»? 82. Які головні відмінності між 32 та 16-розрядними мікропроцесорами ? 83. Які категорії регістрів доступні програмісту у 32-розрядному процесорі? 84. Для чого потрібен регістр TR? 85. Скільки 8-бітових портів може мати 32-розрядний процесор? 86. Скільки 16-бітових портів може мати 32-розрядний процесор? 87. Яка відмінність між перериванням і винятком? 88. З якою метою переривання поділяють за пріоритетами? 89. Які регістри зберігаються у стеку перед опрацюванням переривання? 90. Що являє собою таблиця векторів переривань в захищеному режимі? Як вона називається? 91. Для чого потрібні GDT і LDT? Де зберігаються покажчики на їх поточні значення? 92. Як можна змінити рівень привілеїв? 93. Скільки і які компоненти використовують для формування логічної адреси у 32-розрядному процесорі? 94. У який спосіб 32-розрядний процесор забезпечує 64 Тбайти пам’яті на задачу? 95. Як влаштована кеш-пам'ять процесора? 96. Як реалізовано трирівневий кеш у процесорах Intel ? 97. Яка відмінність між прямим та асоціативним типами КЕШ-памяті? 98. Як реалізовано набірно-асоціативний тип КЕШ-памяті? 99. Який тип адреси визначає положення даних у кеш-пам’яті? 100. Як працює механізм LRU? 101. З якого процесора розпочинається шосте покоління процесорів? 102. У чому полягає суть мікроархітектури NetBurst? 103. Які мінімальні та максимальні розміри сторінки і сегмента 32-розрядного процесора? 104. Який розмір пам’яті введення/виведення і за допомогою яких команд реалізовано ввід/вивід у процесорах Intel? 105. Який біт дескриптора і у який стан (0 чи 1) його потрібно задати, щоб дескриптор був системним? 106. Якого розміру сторінка може бути у процесорі Pentium? 107. Які головні відмінності між 32 та 64-розрядними мікропроцесорами ? 108. Які процесори використовують для побудови комп'ютерних комплексів на базі Apple Macintosh? 109. Назвіть головні характеристики архітектури AMD64. 110. Назвіть головні відмінності між архітектурами AMD64 та Intel 64. 111. Назвіть як повно підтримують архітектуру x86-64 різні операційні системи та релізи. 112. Симетричні багатоядерні системи 113. Неоднорідні багатоядерні системи. 114. Кластерні вирішення проблем багатопроцесорності.

	115. У чому суть архітектури Nehalem? 116. У чому полягає головна відмінність між процесорами Intel Core і Intel Core 2? 117. Що головно вирізняє процесорні мікроархітектури Sandy Bridge, Ivy Bridge, Haswell, Broadwell, Skylake?
Опитування	Анкету-оцінку з метою оцінювання якості курсу буде надано по завершенню курсу.

Тиж.	Тема, план, короткі тези	Форма діяльності (заняття)* *лекція, самостійна, дискусія, групова робота)	Завдання, год	Термін виконання
1	Поняття про інформацію. Системи числення. Форми представлення чисел в ЕОМ. Основи алгебри логіки.	лекція	2	
1	Елементна база ЕОМ різних поколінь.	лабораторна робота	1	Наступне лабораторне заняття
2	Поняття про елементну базу ЕОМ (тригер, суматор, регістр, зсувач, шифратор, дешифратор, лічильник, арифметико-логічний пристрій). Реалізація типових комбінаційних схем.	лекція	2	
2	Ознайомлення з пакетом для симуляції роботи логічних схем "Electronic WorkBench"	лабораторна робота	1	Наступне лабораторне заняття
3	Історія розвитку обчислювальних систем. Архітектура фон Неймана - основа цифрових обчислювальних машин.	лекція		
3	Дослідження роботи простих логічних схем. Побудова таблиці істинності.	лабораторна робота	1	Наступне лабораторне заняття
4	Стан і перспективи розвитку елементної бази сучасних обчислювальних систем. Особливості мікроелектронної технології, її переваги. Обмеження на шляху збільшення продуктивності ЕОМ.	лекція	2	
4	Дослідження роботи шифратора і дешифратора.	лабораторна робота	1	Наступне лабораторне заняття
5	Класифікація архітектур обчислювальних систем: за інтегральними ознаками; за взаємодією потоку команд і	лекція	2	

	потоку даних; за функціональним призначенням; за способом організації команд.			
5	Дослідження роботи тригерних схем.	лабораторна робота	1	Наступне лабораторне заняття
6	Апаратне забезпечення ПЕОМ (Системна плата та її компоненти, відеосистема, дискова підсистема, порти комп'ютера).	лекція	2	
6	Дослідження роботи регістрових схем.	лабораторна робота	1	Наступне лабораторне заняття
7	Апаратне забезпечення ПЕОМ (Системна плата та її компоненти, відеосистема, дискова підсистема, порти комп'ютера).	лекція	2	
7	Дослідження роботи суматорів.	лабораторна робота	1	Наступне лабораторне заняття
8	Основи програмування мовою асемблер: система команд, операції введення-виводу, реалізація складних логічних структур мов програмування високого рівня мовою асемблер.	лекція	2	
8	Модульна контрольна робота № 1. Представлення даних у пам'яті комп'ютера, організація уведення/виведення інформації	лабораторна робота	1	Наступне лабораторне заняття
9	Основи програмування мовою асемблер: система команд, операції введення-виводу, реалізація складних логічних структур мов програмування високого рівня мовою асемблер.	лекція	2	
9	Обчислення простих виразів для цілочислового процесора	лабораторна робота	1	Наступне лабораторне заняття
10	Мікропроцесор Intel 8086(88). Машинна мова. Архітектура процесора. Регістри загального призначення. Індексні регістри та регістри-вказівники. Регістри сегменту. Шини мікропроцесора. Зв'язок з магістраллю. Переривання (внутрішні та зовнішні, масковані та немасковані).	лекція	2	
10	Команди умовного та безумовного передавання керування, команди циклу	лабораторна робота	1	Наступне лабораторне заняття
11	Режими адресації пам'яті та пристроїв вводу-виводу. Система	лекція	2	

	переривань. Механізми звернення до підпрограм.			
11	Логічні команди, команди зсування	лабораторна робота	1	Наступне лабораторне заняття
12	Технологія просування даних. Трирівнева кеш-пам'ять команд та кеш-пам'ять даних. Динамічне передбачення розгалужень. Розширення і конвейеризації циклів шини даних. Підтримка мультипроцесора.	лекція	2	
12	Масиви з індексуванням, стек	лабораторна робота	1	Наступне лабораторне заняття
13	Призначення та основні параметри запам'ятовуючих пристроїв. Структура пам'яті: регістрова пам'ять, кеш-пам'ять, основна (оперативна) пам'ять, енергонезалежна (постійна, напівпостійна) пам'ять, спеціалізована пам'ять, зовнішня пам'ять. Класифікація пам'яті за способом доступу до даних: адресна, послідовна, асоціативна.	лекція	2	
13	Побудова циклів для не індексованих даних.	лабораторна робота	1	Наступне лабораторне заняття
14	64-розрядні процесори та ПЕОМ на базі багатоядерних процесорів. Особливості архітектури	лекція	2	
14	Програмування співпроцесора	лабораторна робота	1	Наступне лабораторне заняття
15	Математичний співпроцесор та спеціалізовані процесори GPU: обробка графічної інформації, розподілені обчислення, машинне навчання.	лекція	2	
15	Робота з графічним процесором	лабораторна робота	1	Наступне лабораторне заняття
16	Віртуальні машини на різних платформах. Типи віртуалізації та роль гіпервізорів.	лекція	2	
16	Робота з Docker контейнерами. Модульна контрольна робота № 2. Підсумкове заняття.	лабораторна робота	1	